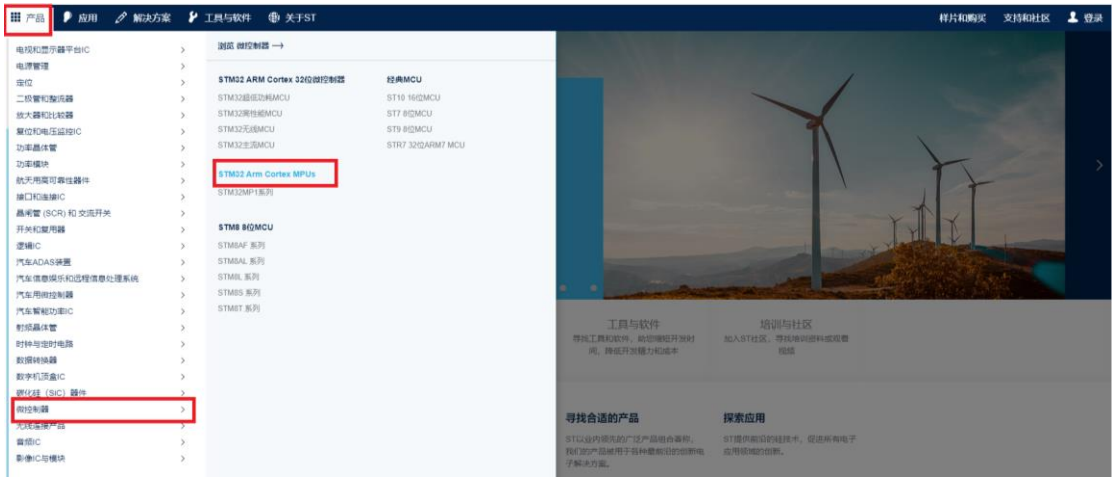
# 硬件设计篇 2：STM32MP1 微处理器之电源篇

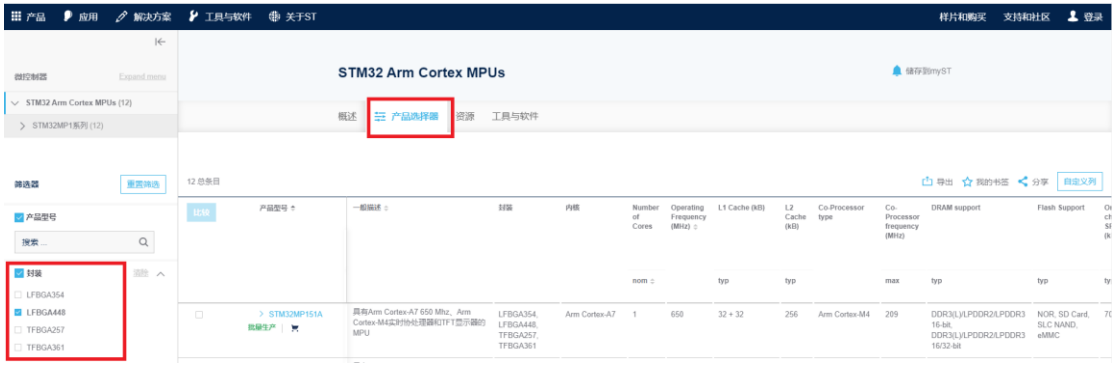
## 一、官网资料下载

官网是获取设计资料与技术支持的最好途径。ST 官网为用户提供了 STM32MP1 系列处理器的详细设计资料（数据手册、参考手册、设计参考文档）与参考电路板（DK 板与 EV 板），用于产品设计参考：

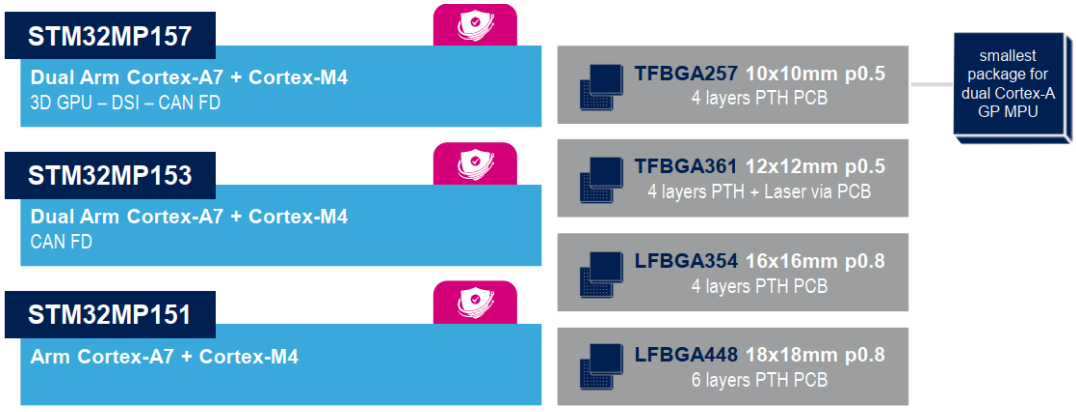
官网首页：https://www.stmicroelectronics.com.cn/content/st_com/zh.html




进入官方后，选择**产品->微控制器->STM32 Arm Cortex MPUs(点击)** 进入 STM32MP1 系列处理器界面，并点击产品选择器一栏。




在筛选器的封装一栏选择 LFBGA448。大约做一下说明，STM32MP1 现在包含 3 条产品线，4 种不同封装，并支持可选的安全性能（安全启动与硬件加密）。总结下来 STM32MP157 系列的资源最多，支持 4 种不同封装，双核 Cortex-A7+单核 Cortex-M4 架构，支持 3D GPU、MIPI-DSI 与升级版的 CAN 总线，同时也意味着芯片成本更高（有失有得）。STM32MP153 系列支持 4 种不同封装，双核 Cortex-A7+单核 Cortex-M4 架构，不支持 3D GPU 与 MIPI-DSI，支持升级版的 CAN 总线。STM32MP151 系列支持 4 种不同封装，单核 Cortex-A7+单核 Cortex-M4 架构，成本最低。在其它方面，均支持 SDRAM、Timers、SPI、I2C、USART/UART、SAI、USB、SDMMC、FMC、HDMI-CEC、QuadSPI、Gigabit Ethernet、 10/100M Ethernet、24bit Parallel interface、14 bit Camera interface、DFSDM、16 bit synchronized ADC、12 bit DAC 外设资源。3 条产品线，4 种不同封装以及丰富的外设，使用户能够在性能与成本之间找到平衡点，以应对当前复杂的需求以面向不同应用场景。




3 条产品线 —— 可选的安全性能支持 —— 4 种不同封装

**Table 123. STM32MP151A/D ordering information scheme**

Example: STM32 MP 151 D AA 1 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
151 = STM32MP151 Line

Security option
A = Basic security, 650 MHz
D = Basic security, 800 MHz

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
1 = -20 °C < $T_J$ < +105 °C
3 = -40 °C < $T_J$ < +125 °C

Packing
T = tape and reel
No character = tray or tube

**Table 123. STM32MP151C/F ordering information scheme**

Example: STM32 MP 151 F AA 1 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
151 = STM32MP151 Line

Security option
C = Secure boot, cryptography hardware, 650 MHz
F = Secure boot, cryptography hardware, 800 MHz

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
1 = -20 °C < $T_J$ < +105 °C
3 = -40 °C < $T_J$ < +125 °C

Packing
T = tape and reel
No character = tray or tube

**Table 123. STM32MP153A/D ordering information scheme**

Example: STM32 MP 153 D AA 1 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
153 = STM32MP153 Line

Security option
A = Basic security, 650 MHz
D = Basic security, 800 MHz

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
1 = -20 °C < $T_J$ < +105 °C
3 = -40 °C < $T_J$ < +125 °C

Packing
T = tape and reel
No character = tray or tube

**Table 123. STM32MP153C/F ordering information scheme**

Example: STM32 MP 153 F AA 1 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
153 = STM32MP153 Line

Security option
C = Secure boot, cryptography hardware, 650 MHz
F = Secure boot, cryptography hardware, 800 MHz

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
1 = -20 °C < $T_J$ < +105 °C
3 = -40 °C < $T_J$ < +125 °C

Packing
T = tape and reel
No character = tray or tube

**Table 126. STM32MP157A/D ordering information scheme**

Example: STM32 MP 157 D AA 1 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
157 = STM32MP157 Line

Security option
A = Basic security, 650 MHz
D = Basic security, 800 MHz

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
1 = -20 °C < $T_J$ < +105 °C
3 = -40 °C < $T_J$ < +125 °C

Packing
T = tape and reel
No character = tray or tube

**Table 117. STM32MP157C ordering information scheme**

Example: STM32 MP 157 C AA 3 T

Device family
STM32 = Arm-based 32-bit processor

Product type
MP = MPU product

Device subfamily
157 = STM32MP157 Line

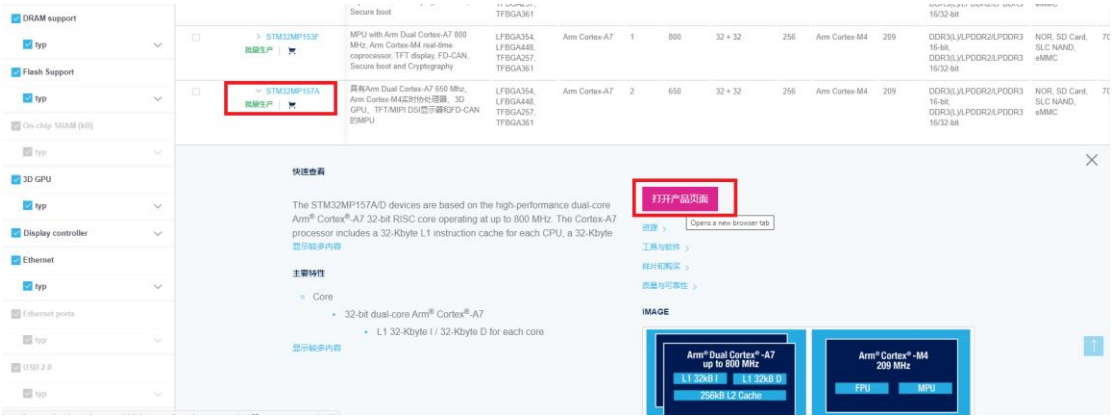
Security option
C = Secure boot and cryptography hardware

Package and pin count
AD = TFBGA257 10x10, 257 balls pitch 0.5 mm
AB = LFBGA354 16x16, 354 balls pitch 0.8 mm
AC = TFBGA361 12x12, 361 balls pitch 0.5 mm
AA = LFBGA448 18x18, 448 balls pitch 0.8 mm

Junction temperature range
3 = -40°C < $T_J$ < +125°C

Packing
T = tape and reel
No character = tray or tube

下拉产品条目，选择 STM32MP157A（FS-MP1A 开发板搭载的型号），点击左侧箭头展开，点击打开产品页面按钮。




在跳转后的页面点击资源一栏，用户可以根据实际需求下载 STM32MP157A/D 的资料，资料如下所示：




STM32MP157A/D的数据手册，主要包含功能介绍、管脚映射、电气特性、封装信息以及型号命名规则等，此文档可用于芯片选型、原理图设计与PCB Layout的设计参考；

## 应用手册

| 描述 | 版本 | 文档大小 | 操作 | |
|---|---|---|---|---|
| AN3126<br>使用 STM32 微控制器系列中的 DAC生成音频和波形 | 4.0 | 999.51 KB | PDF | STM32 DAC外设应用实例设计； |
| AN5168<br>DDR configuration on STM32MP1 Series MPUs | 1.0 | 374.96 KB | PDF | STM32MP1 DDR相关参数的配置过程与步骤； |
| AN5348<br>FDCAN peripheral on STM32 devices | 1.0 | 365.06 KB | PDF | STM32 FDCAN总线通用设计文档； |
| AN5031<br>Getting started with STM32MP151, STM32MP153 and STM32MP157 line hardware development | 2.0 | 1.82 MB | PDF | 主要介绍STM32MP1系列处理器电源设计、封装选择、时钟源、启动模式、调试方式以及PCB Layout相关推荐设计，硬件设计人员需要查看本文档； |
| AN4803<br>High-speed SI simulations using IBIS and board-level simulations using HyperLynx® SI on STM32 MCUs and MPUs | 2.0 | 2.1 MB | PDF | 用于信号完整性相关的仿真模拟； |
| AN5027<br>使用STM32 32位Arm® Cortex®MCU连接PDM数字麦克风 | 1.0 | 2.15 MB | PDF | STM32 PDM数字麦克风应用设计参考； |
| AN5253<br>Migrating from STM32F469/479 line to STM32MP151, STM32MP153 and STM32MP157 lines | 1.0 | 206.89 KB | PDF | STM32F469/479等Cortex-M4内核迁移至STM32MP1的Cortex-M4相关设计变化； |
| AN2867<br>Oscillator design guide for STM8AF/AL/S, STM32 MCUs and MPUs | 12.1 | 2.9 MB | PDF | STM32 时钟源部分设计参考指导，包含理论部分讲解； |
| AN4760<br>Quad-SPI interface on STM32 microcontrollers and microprocessors | 3.0 | 2.86 MB | PDF | STM32 Quad-SPI接口设计应用笔记，包含时序与应用案例； |
| AN5224<br>STM32 DMAMUX: the DMA request router | 1.0 | 392.14 KB | PDF | STM32 DMA路由讲解与配置案例； |
| AN5122<br>STM32MP1 Series DDR memory routing guidelines | 3.0 | 734.71 KB | PDF | STM32MP1 DDR部分设计指导，包含拓扑结构、约束要求以及PCB layout设计指导； |
| AN5438<br>STM32MP1 Series lifetime estimates | 1.0 | 632.02 KB | PDF | STM32MP1系列处理器的不同结温下的使用寿命估计； |
| AN5284<br>STM32MP1 Series system power consumption | 1.0 | 223.69 KB | PDF | STM32MP1在评估板上的功耗参考； |
| AN5109<br>STM32MP1 Series using low-power modes | 3.0 | 1.11 MB | PDF | STM32MP1系列处理器低功耗模式配置和退出的讲解； |
| AN5256<br>STM32MP151, STM32MP153 and STM32MP157 discrete power supply hardware integration | 2.0 | 867.09 KB | PDF | STM32MP1系列处理器采用分立元件电源设计参考，包含内核、DDR、外设相关设计参考以及电源管理时序要求； |
| AN5260<br>STM32MP151/153/157 MPU lines and STPMIC1B integration on a battery powered application | 1.0 | 633.16 KB | PDF | 采用PMIC集成电源管理的电池供电应用设计参考； |
| AN2639<br>无铅 ECOPACK 微控制器的焊接建议和封装信息 | 7.0 | 452.89 KB | PDF | |
| AN5036<br>Thermal management guidelines for STM32 applications | 3.0 | 4.84 MB | PDF | STM32微控制器的热参数、设计方法与评估板案例； |
| AN5275<br>USB DFU/USART protocols used in STM32MP1 Series bootloaders | 1.0 | 512.28 KB | PDF | STM32MP1系列处理器USB/USART接口引导程序的介绍与通信协议； |
| AN5225<br>USB Type-C Power Delivery using STM32 MCUs and MPUs | 3.0 | 1.87 MB | PDF | Type-C接口原理与应用讲解比较细致的应用类文章； |

## 参考手册

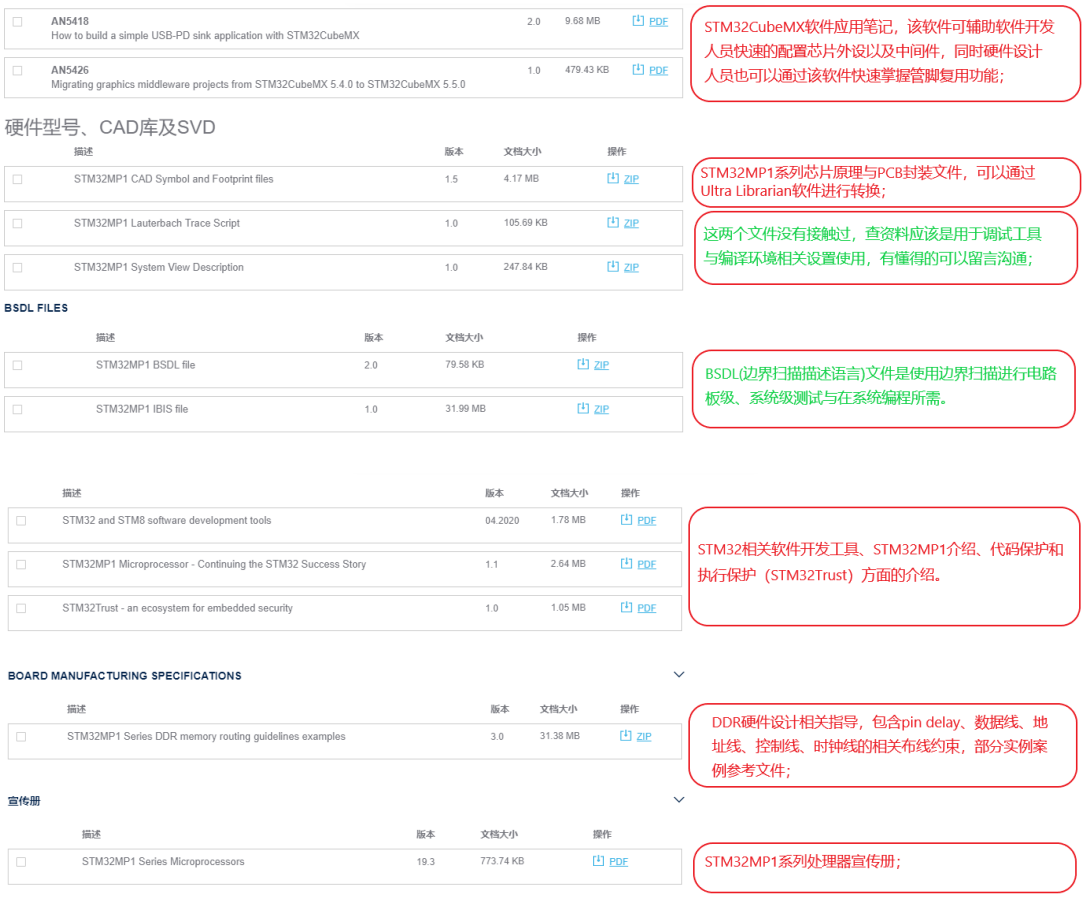
| 描述 | 版本 | 文档大小 | 操作 | |
|---|---|---|---|---|
| RM0436<br>STM32MP157 advanced Arm®-based 32-bit MPUs | 4.0 | 82.98 MB | PDF | 用户技术参考手册，处理器内核与外设的详细介绍，主要应用于程序开发人员。 |

## 编程手册

| 描述 | 版本 | 文档大小 | 操作 | |
|---|---|---|---|---|
| PM0214<br>STM32 Cortex®-M4 MCUs and MPUs programming manual | 10.0 | 2.61 MB | PDF | STM32系列Cortex -M4内核的指令集、外设相关详细介绍，用于驱动部分开发的人员； |
| PM0263<br>STM32MP157 GPU application programming manual | 3.0 | 188.4 KB | PDF | STM32MP157系列处理器GPU应用编程讲解； |

## 勘误手册

| 描述 | 版本 | 文档大小 | 操作 | |
|---|---|---|---|---|
| ES0438<br>STM32MP151x/3x/7x device errata | 5.0 | 483.08 KB | PDF | 勘误手册，非常重要，需要时常下载更新，硬件与软件设计人员需要根据该文档避坑； |




以上文件根据实际设计需求进行下载，需要注意的是设计人员需要不定时更新一下**勘误手册或其它重要设计文档**，作为一款新推出的处理器，随着使用者的增多，官方会逐渐的更新一些芯片 BUG，并给出了应对方式，需要我们在设计、调试与使用中避开 BUG。

之后进行 DK 与 EV 参考板相关设计资料下载，回到当前页面的顶部，点击工具与软件栏，下拉页面找到评估工具。




官方给出的评估板主要分为DK板与EV板，DK板采用的处理为STM32MP157A/C系列，封装 TFBGA361，配备 1 颗 512MB（256*16）的 DDR3L，无 eMMC 存储，采用集成电源管理芯片（STPMIC1），板载 WiFi/BLE 模块，接口包含 HDMI、千兆以太网、音频、USB、MIPI-DSI、SD 存储卡等；EV 板采用的处理器为 STM32MP157A/C 系列，封装 LFBGA448，配备 2 颗 512MB（256*16）的 DDR3L，拓扑结构采用 fly-

by，配备 eMMC 以及 NAND 存储，采用集成电源管理芯片（STPMIC1），包含 SD 存储卡、USB、串口、音频、千兆以太网、摄像头、MIPI-DSI、RGB LCD 等接口。




点击相应的产品型号后，页面跳转后，进入资源下载栏即可下载相应板子资料，建议用户下载 STM32MP157C-DK2/ STM32MP157C-EV1 以及 STM32MP157F-EV1 三个评估板的资料即可，STM32MP157A-DK1/ STM32MP157A-EV1 跟其它 3 个评估板，相同产品仅处理器差异（Basic security，without Secure boot and cryptography hardware）。

## 二、处理器电源设计

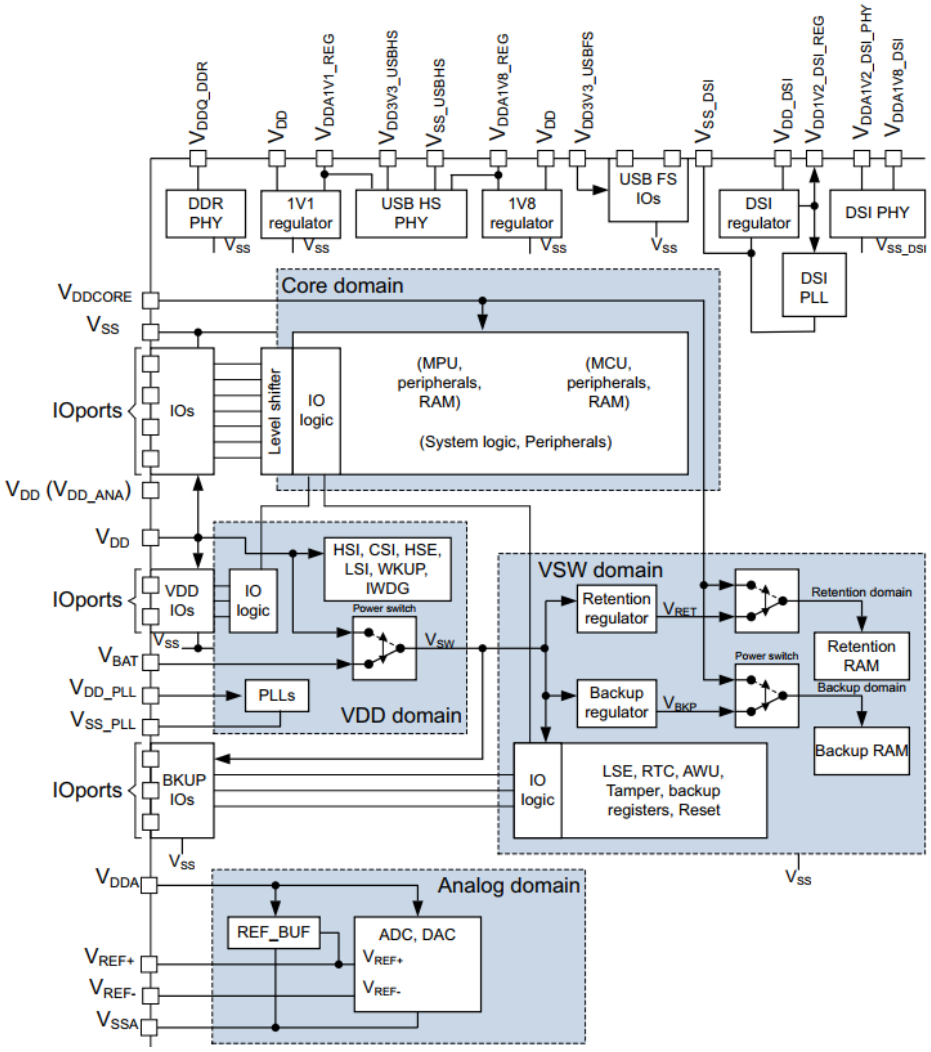
本章主要讲解分立元件电源设计方案，采用 FS-MP1A 开发板作为设计讲解平台，用到的文档资源主要有 3 个（可在上文 ST 官网或意法半导体 stm32 中国官网下载，此部分讲解以官方文档翻译与参考设计为主，如翻译或理解有误，请以官方文档为主）：

| 序号 | 文档名称 |
|---|---|
| 1 | AN5031 (Application note) -Getting started with STM32MP151, STM32MP153 and STM32MP157 line hardware development |
| 2 | AN5256 (Application note) - STM32MP151, STM32MP153 and STM32MP157 discrete power supply hardware integration |
| 3 | FS-MP1A 开发板原理图（意法半导体 stm32 中国官网：https://www.stmcu.com.cn/） |






## 2.1 电源方案简介




1. 端口(IOport)电压（VDD）范围为 1.71 V~3.6 V。
2. 内核(VDDCORE)电压范围为 1.18 V~1.25 V。
3. USB(VDD3V3_USBHS/VDD3V3_USBFS)电压范围为 3.07 ~3.6 V。
4. 内部调整器被用于内部模块（注意:内部调整器不能用于外部组件）

- DSI regulator 产生 1.2V 电源， 通过 VDD1V2_DSI_REG 引脚输出,用于内部 DSI PLL 和 VDD1V2_DSI_PHY 引脚，范围为 1.15 V~1.26 V。

- 1V8 regulator 产生 1.8V 电源,通过 VDDA1V8_REG 引脚输出,可用于内部 USB HS PHY 和供给 VDDA1V8_DSI 引脚。
- 1V1regulator 产生 1.1V 电源，用于内部 USB HS PHY，外部 VDD1V1_REG 引脚需要增加去耦电容。
- 当 BYPASS_REG1V8 = VDD 时，必须由外部提供 VDDA1V8_REG。在这种情况下，工作电压范围是 1.65 V~1.95 V。

5. 实时时钟(RTC)和备份寄存器可以从 VBAT 电压供电，当主 VDD 电源关闭。内部电源会在 VBAT 和 VDD 之间自动切换（VSW 域），也用于供应 PI8, PC13, PC14, PC15 管脚。
   - VBAT 电压范围为 1.20 V~3.6 V。
   - 当 VDD 电压大于 VBAT 电压时，通过 VBAT 引脚将为外部备份电压器件(超级电容器)提供一个小的充电电流。

## 2.2 ADC 和 DAC 转换器独立电源和参考电压

在电路板上给 ADC、DAC 与参考电压提供一个经过过滤与噪声屏蔽的独立电源，可以提高转换精度与动态范围。

模拟工作电压（VDDA）的范围为 1.71 V~3.6 V （当 VDDA 大于或等于 1.8 V 时，DAC 转换器才能够被使用）。

- 通过 VDDA 引脚为 ADC/DAC/VREFBUF 电压提供输入。
- 通过 VSSA 引脚提供一个隔离的电源接地连接。
- 通常情况下，VSSA 引脚应该外部连接到相同的供应地 VSS。

外部 VREF：通过 VREF+引脚可以提供给 ADC/DAC 转换器一个单独的外部参考电源,要求参考电源范围为 1.62 V~VDDA,DAC 正常工作需要 VREF+的电压高于 1.8V。

内部 VREF：通过 VREFBUF（Reference manual 中的 Voltage reference buffer (VREFBUF)一章）可以使能内部参考电压。

- VREF+引脚电压可设置为 1.5 V、1.8 V、2.048 V 和 2.5 V。
- VREF+上的参考电压也可用于外部使用（例如模拟比较器的参考电压）。

注意:VREFBUF 要求 VDDA 等于或高于 VREF+ + 0.3V。

警告:当可用时(取决于封装)，VREF -引脚必须从外部连接到 VSSA。

ADC 模拟输入开关的升压：ADC 输入通过模拟开关复用，当 VDDA 电源低于 2.7 V 时，模拟开关的性能降低。为了获得最大的 ADC 模拟性能，可以为模拟开关提供 VDD(如果高于 2.7 V)或来自于 VDDA 的嵌入式 3.3 V 升压器，通过 SYSCFG_PMCR 寄存器完成相关设置。

**Table 3. Recommended settings for ANASWVDD and EN_BOOSTER**

| $V_{DDA}$ (V) | $V_{DD}$ (V) | --> | SYSCFG_PMCR. ANASWVDD | SYSCFG_PMCR. EN_BOOSTER | Switches supply | ADC analog performances |
|---|---|---|---|---|---|---|
| >2.7 | 1.71 to 3.6 | - | 0 | 0 | $V_{DDA}$ (>2.7 V) | Maximum |
| <2.7 | >2.7 | - | 1 | 0 | $V_{DD}$ (>2.7 V) | |
| | <2.7 | - | 0 | 1(1) | Booster (~3.3 V) | |
| | | | | 0(2) | $V_{DDA}$ (<2.7 V) | Reduced |

1. Booster voltage can take up to 50 µs to stabilize.
2. If reduced ADC analog performance is acceptable, the booster disabled could save up to 250 µA.

## 2.3 电池备份

为了保留备份寄存器、BKPSRAM 和 RETRAM 的内容，当 VDD 关闭时，VBAT 引脚可以连接到由电池或其他电源提供的备用电源。

VBAT 引脚也为 RTC 单元供电，允许 RTC 即使在主数字电源(VDD)关闭时也能工作。VBAT 电源的开关由复位块内嵌的电源关闭复位(PDR)电路控制。

如果在应用程序中没有使用外部电池，则需要从外部连接 VBAT 到 VDD。

## 2.4 电压调整器

如果 BYPASS_REG1V8 引脚连接 VSS， 1.8V 的 LDO(用于 USB 和 DSI)在上电复位后被使能。它不受 LP-Stop/LPLV-Stop 模式的影响，但在进入待机模式后被禁用。

1.1V 的 LDO(用于 USB)在上电复位后被使能。它不受 LP-Stop/LPLV-Stop 止模式的影响，但在进入待机模式后被禁用。

1.2V 的 LDO(用于 DSI)在系统复位后被禁用，在使用 DSI 之前必须通过软件使能。它不受 LP-Stop/LPLV-Stop 模式的影响，但在进入待机模式后被禁用。

注:除非特别说明，内部电压调整器不能用于外部组件供电。

## 2.5 电源供应方案

电路需要多种电源供应：

1. 在待机模式下，IOs 和内部设备的电源由 VDD 提供。有用的电压范围为 1.71 V~3.6 V(例如:1.8 V, 2.5 V, 3.0 V 或 3.3 V)。
   - 这些电源在外部必须连接去耦电容(详见表 4)。
   - VDD_DSI, VDD_PLL 和 VDD_ANA 必须连接到 VDD。
2. VDDCORE 是主要的数字电压，在待机模式下可以关断。运行模式下的电压范围为 1.18V 至 1.25/1.38V(典型值 1.2/1.34V)。
   - 该电源在外部必须连接去耦电容(详见表 4)。
   - 通过 PWR_ON 信号(例如 STPMIC1、外部电源管理 IC)或 PWR_LP 信号(分立电源设计组件)，在特定的停止模式(LPLV_Stop)下可以进一步降低 VDDCORE。
3. VBAT 引脚可连接外部电池(1.2V<VBAT<3.6V)。
   - 如果使用 RETRAM，VBAT 最小为 1.4V。
   - 如果应用不支持备份电池，建议将此引脚连接到 VDD。
   - 如果应用支持备用电池，建议在 VBAT 和 VSS 之间增加一个 100nF 的陶瓷去耦电容。
   - 如果应用程序在 VBAT 上使用超级电容器，则不需要额外的去耦电容。
4. VDDA 引脚是模拟(ADC/DAC/VREFBUF)电源,外部必须连接去耦电容(见表 4)。
5. VREF+引脚可以连接到 VDDA 并由外部电源供电。如果在 VREF+采用个独立的内部或外部参考电压,则必须在该引脚和 VREF-之间连接一个去耦电容(见表 4)。请参阅第 2.2 节。可以采取其它预防措施来过滤模拟噪声。
   - VDDA 可以通过电感滤波器连接到 VDD。
6. VDDQ_DDR 是 DDR 的 IO 电源，外部必须连接去耦电容(见表 4)。
   - 采用 DDR3 存储器的电压范围为 1.425 V~1.575 V (典型值 1.5V)。
   - 采用 DDR3L 存储器的电压范围为 1.283 V~1.45 V (典型值 1.35 V)。
   - 采用 LPDDR2/LPDDR3 存储器的电压范围为 1.14 V~1.3 V (典型值 1.2V)。
7. VDDA1V2_DSI_REG 引脚是内部稳压器输出,外部必须连接去耦电容(见表 4)。
   - VDDA1V2_DSI_REG 内部连接到 DSI PLL。
8. VDDA1V2_DSI_PHY 是模拟 DSI PHY 电源。电压范围为 1.15V~1.26V(典型值 1.2V)。
   - VDDA1V2_DSI_PHY 应该连接到 VDDA1V2_DSI_REG。

9. VDD3V3_USBHS 和 VDD3V3_USBFS 分别是 USB 高速和全速 PHY 电源。电压范围为 3.07 V~3.6 V。外部必须连接去耦电容(见表 4)。
   - VDD3V3_USBFS 用于提供 OTG_VBUS 和 OTG_ID (PA10)引脚。因此，在使用 USB 高速双角色端口或 USB 高速设备时，还必须提供 VDD3V3_USBFS。如果不使用，应连接到 VDD。
10. VDDA1V8_REG 引脚是内部稳压器的输出，外部必须连接去耦电容(见表 4)。
    - VDDA1V8_REG 内部连接到 USB PHY 和 USB PLL。
    - 内部 VDDA1V8_REG 调节器默认使能，可以通过软件控制，待机模式下被禁用。

    可通过 BYPASS_REG1V8 引脚对 1.8V 电压调整器进行设置，连接到 VSS 或 VDD 来激活或停用电压调整器。当 VDD 低于 2.25 V 时，1.8V 调节器被强制旁路。
    - BYPASS_REG1V8 引脚连接到 VDD 时，VDDA1V8_REG 引脚应该连接到 VDD(如果低于 1.98V)或专用的 1.65 V-1.98V 电源(典型值 1.8V)。
    - BYPASS_REG1V8 引脚连接到 VSS 时。VDD 必须高于 2.25 V，以允许 1.8 V 电压调节器正常运行。
11. VDDA1V8_DSI 是模拟 DSI 电源。电压范围为 1.6 V~1.98V(典型值 1.8 V)。应连接到 VDDA1V8_REG，外部必须连接去耦电容(见表 4)。
12. VDDA1V1_REG 引脚是内部稳压器的输出，外部必须连接去耦电容(见表 4)，电压范围为 1.045 V~1.155 V(典型值 1.1V)。
    - VDDA1V1_REG 内部连接到 USB PHY。
    - 内部 VDDA1V1_REG 调节器默认使能，可以通过软件控制，待机模式下被禁用。

***警告:上电时。必须保证 VDDA1V8_REG 在 VDD3V3_USBHS 之前存在，否则可能导致处理器永久性损坏。必须确保 PMIC 或分立电源设计组件的上电顺序。***

***注意:所有的电源地(VSS、VSS_ANA、VSS_PLL、VSS_USBHS、VSS_DSI、VSSA 和 VREF-)通过电源平面连接在一起（完整接地平面）。***

**Table 4. Amount of decoupling recommendation by package(1)**

| Supplies pins | Decoupling point(2) | Value | LFBGA354 | TFBGA257 | TFBGA361 | LFBGA448 | Comments |
|---|---|---|---|---|---|---|---|
| $V_{BAT}$ | $V_{SS}$ | 100 nF | 1 | 1 | 1 | 1 | could be skipped if $V_{BAT}$ is connected to $V_{DD}$ or if a supercapacitor is used instead of a battery |
| $V_{DDCORE}$ | $V_{SS}$ | 1 µF(3) | 15 | 15 | 15 | 15 | Not including capacitors on PMIC/SMPS |
| $V_{DDQ_DDR}$ | $V_{SS}$ | 1 nF | 2 | 2 | 2 | 2 | Not including capacitors on PMIC/SMPS and additional capacitors on DDR memory |
| | | 3.3 nF | 0 | 3 | 0 | 0 | |
| | | 1 µF(3) | 4 | 2 | 7 | 7 | |
| $V_{DD_ANA}$ | $V_{SS_ANA}$ | 1 µF(3) | 1 | -(4) | 1 | 1 | - |
| $V_{DD_PLL}$, $V_{DD_PLL2}$ | $V_{SS_PLL}$, $V_{SS_PLL2}$ | 1 µF(3) | 2 | -(4) | -(4) | 2 | Not including capacitors on PMIC/SMPS. |
| $V_{DD}$, $V_{DD_DSI}$ | $V_{SS}$ | 1 µF(3) | 4 | 4 | 4 | 4 | |
| $V_{DD1V2_DSI_REG}$, $V_{DD1V2_DSI_PHY}$ | $V_{SS_DSI}$ | 2.2 µF(3) | 1 | - | 1 | 1 | - |
| | $V_{SS}$ | | - | 1(5) | - | - | |
| $V_{DDA1V8_REG}$ | $V_{SS_USBHS}$ | 2.2 µF(3) | 1 | - | 1 | 1 | - |
| | $V_{SS}$ | | - | 1(5) | - | - | |
| $V_{DDA1V8_DSI}$ | $V_{SS_DSI}$ | 1 µF(3) | 1 | - | 1 | 1 | $V_{DDA1V8_DSI}$ must be connected to $V_{DDA1V8_REG}$ |
| | $V_{SS}$ | | - | 1(5) | - | - | |
| $V_{DDA1V1_REG}$ | $V_{SS_USBHS}$ | 2.2 µF(3) | 1 | - | 1 | 1 | - |
| | $V_{SS}$ | | - | 1(5) | - | - | |
| $V_{DD3V3_USBHS}$, $V_{DD3V3_USBFS}$ | $V_{SS_USBHS}$ | 1 µF(3) | 1 | - | 1 | 1 | - |
| $V_{DD3V3_USB}$ | $V_{SS}$ | | - | 1(5) | - | - | |
| $V_{DDA}$ | $V_{SSA}$ | 100 nF + 1 µF(3) | 1+1 | 1+1 | 1+1 | 1+1 | $V_{SSA}$ must be connected to $V_{SS}$ plane |
| $V_{REF+}$ | $V_{REF-}$ and $V_{SSA}$ | 100 nF + 1 µF(3) | 1+1 | - | - | 1+1 | $V_{REF-}$ must be connected to $V_{SSA}$ then $V_{SS}$ plane |
| | $V_{SSA}$ | | - | 1+1 (6) | 1+1 (6) | - | $V_{SSA}$ must be connected to $V_{SS}$ plane |

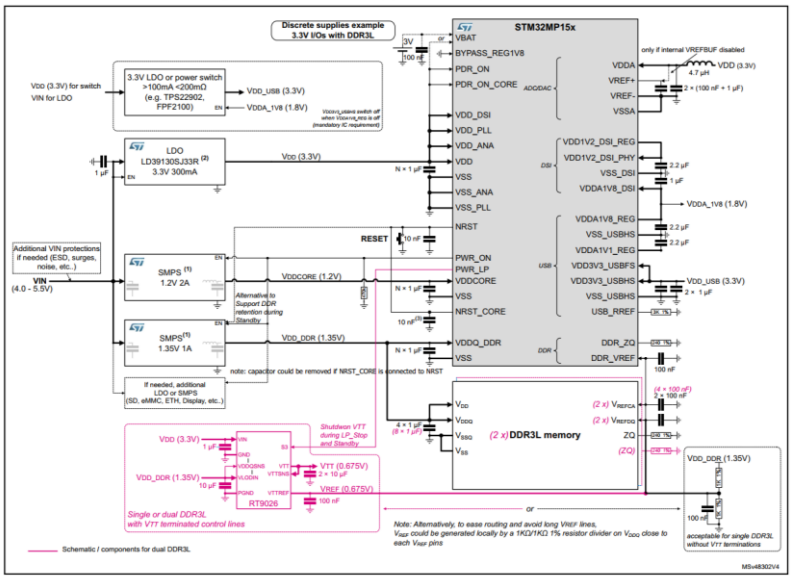
1. This table could be used as a guideline, the real count and values of capacitors could be adapted depending of various parameters: capacitor size, capacitor dielectric, PCB technology, and using results of product power integrity simulations.
2. All $V_{SS_x}$ and $V_{SSA}$ must be connected to a common $V_{SS}$ plane.
3. Multi Layer Ceramic Capacitor type (MLCC).
4. Supply internally merged with $V_{DD}$.
5. Supply return path internally merged with $V_{SS}$.
6. $V_{REF-}$ internally merged with $V_{SSA}$.

被推荐的不同封装下的电源管脚外接去耦电容数量

## 2.6 采用 3.3 V I/Os 与 DDR3L 的分立电源设计参考方案

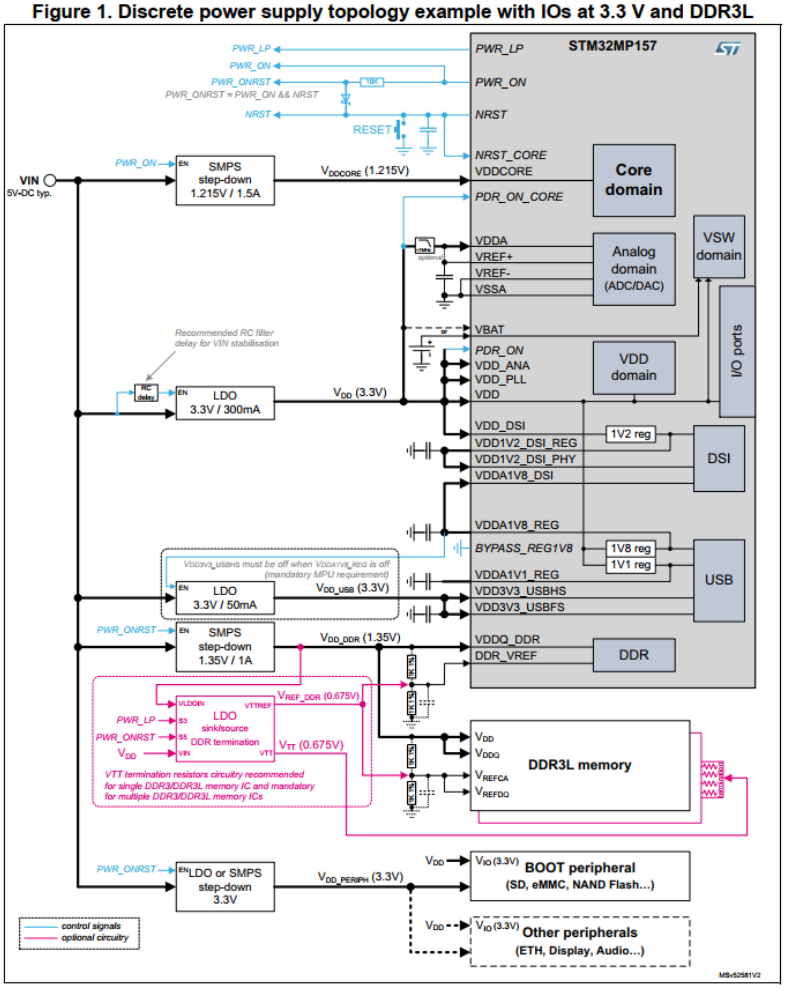
参考示例的 IOs 电平为 3.3V，采用低成本的 DDR3L，支持睡眠/停止/待机模式，在 DDR3L 上保留了 LP-Stop 和低功耗待机模式。

**Figure 30. Discrete supplies example 3.3 V I/Os with DDR3L**




1. Additional SMPS components not shown.
2. Smaller NCP161AFCT330 could also be used.
3. The 10 nF capacitor on NRST_CORE pin could be removed if NRST_CORE is connected to NRST.

**Figure 1. Discrete power supply topology example with IOs at 3.3 V and DDR3L**




*The MPU decoupling scheme is not shown (see AN5031 [1])*

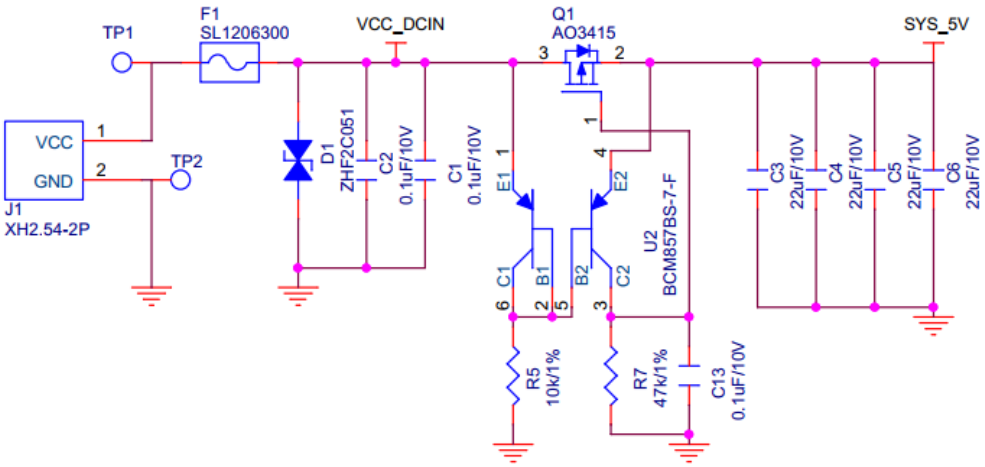
*SMPS and LDO regulator product part numbers and discrete components are not shown, but their electrical specifications are detailed Section 3.1.2: Regulator topology recommendations for LDO or SMPS.*

*Additional protection on VIN, such as ESD, EMI filtering, and over-voltage, is not shown.*

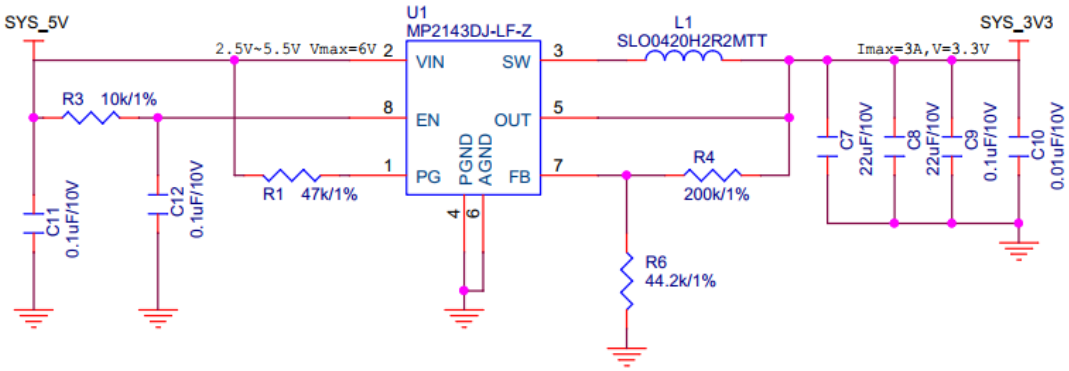
输入电压：应用示例采用 5V(典型的)直流电压源(VIN)供电，范围为 4.0V~5.5 V。仅使用以下 DC/DC 降压转换器：

- 线性稳压器(LDOs)
- 非隔离的降压 SMPS（Switching Mode Power Supply）。

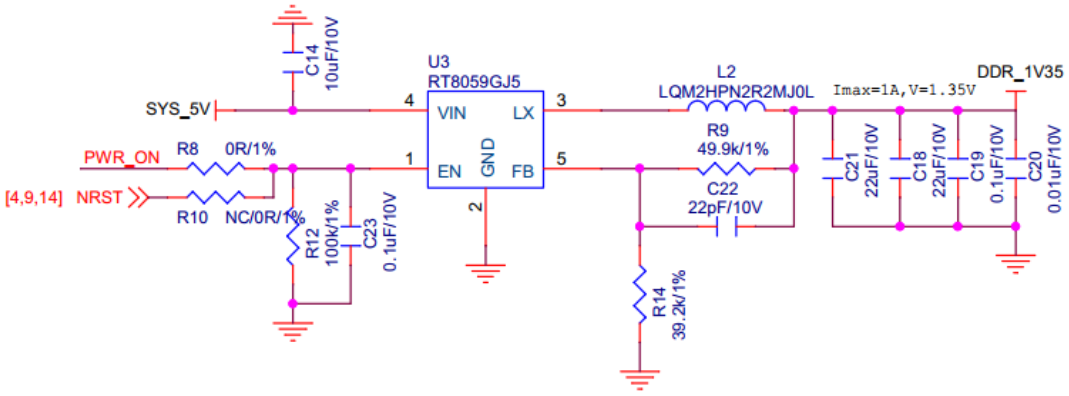
FS-MP1A 开发板的电源采用分立元件组建而成，输入范围为 4.5V~5.5 V,输入部分如下所示：



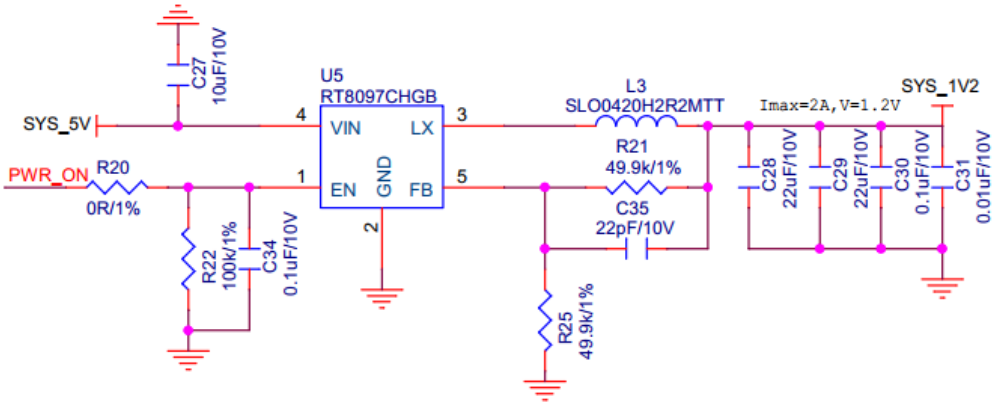

Q1、U1、R5、R7、C13 组成单向供电电路，避免开发板采用 USB OTG 与电源适配器同时供电时产生的灌电。



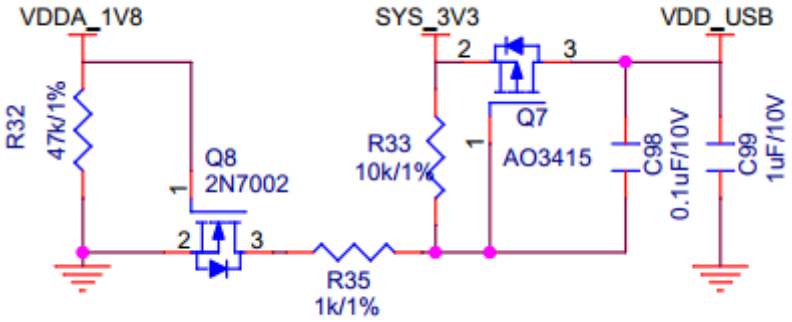

SYS_3V3 由 MP2143DJ-LF-Z(3A,1.2MHz，40μA IQ，COT 同步降压转换器)产生，可以提供最大 3A 连续电流，用于 STM32MP157 处理器的端口与外设供电。



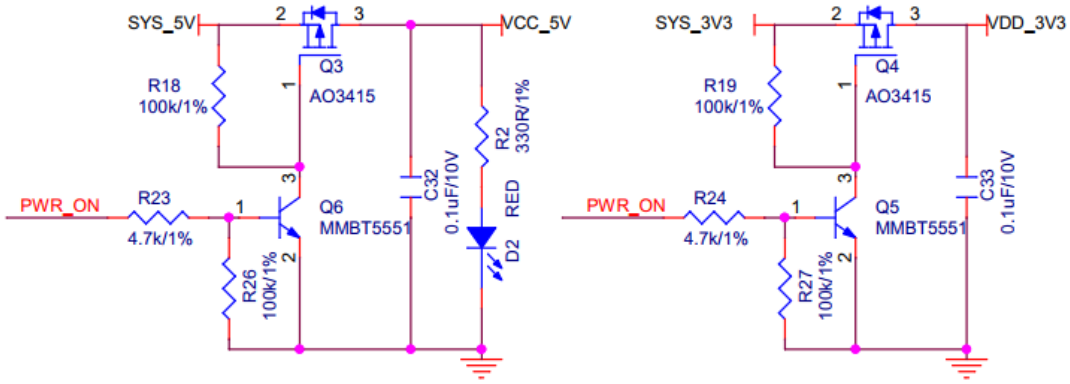
DDR_1V35 由 RT8059GJ5(1.5MHz，1A，高效率 PWM 降压 DC/DC 转换器)产生，可以最大提供 1A 连续电流，用于 STM32MP157 处理器 DDR 部分的电源供给。



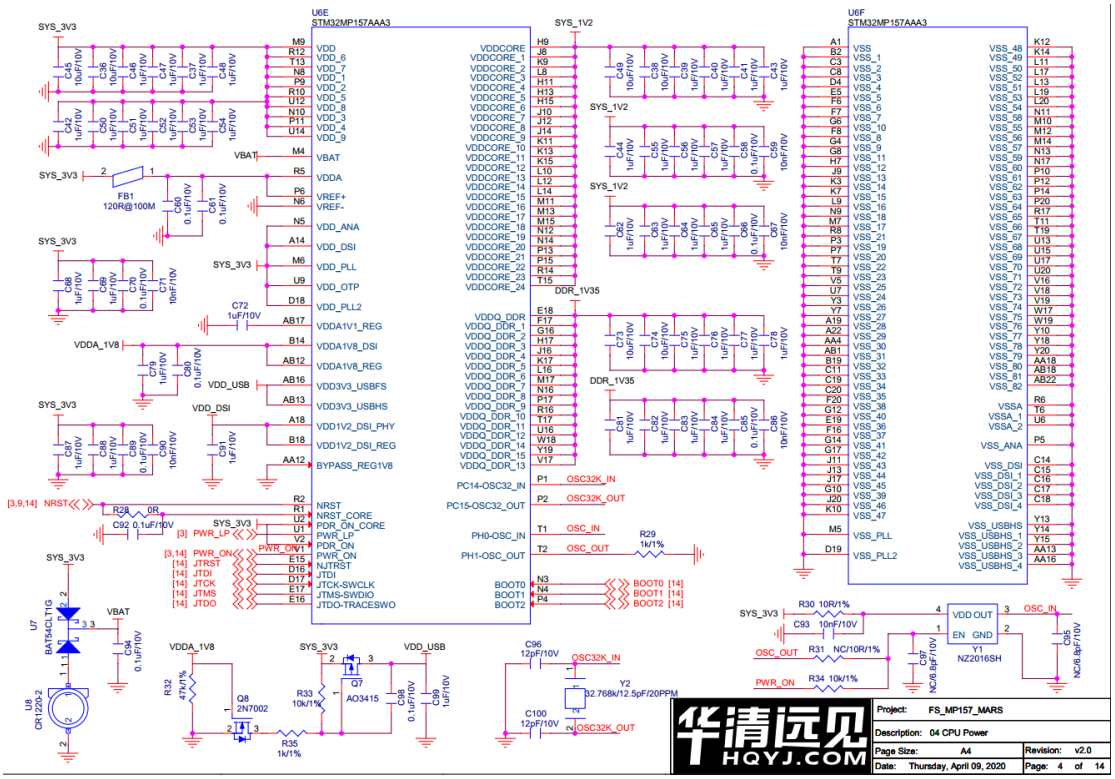

SYS_1V2 由 RT8097CHGB (1MHz，2A，CMCOT 同步降压转换器)产生，可以最大提供 2A 连续电流，用于 STM32MP157 处理器内核部分的电源供给。




USB 部分需要保证 VDDA1V8_REG 在 VDD3V3_USBHS 的上电顺序，VDDA1V8_REG 通过控制外部 MOS 管开关电路保证上电顺序。




通过 PWR_ON 引脚控制部分外设能够在待机与停止模式下关断电源，以降低功率损耗。




处理器部分的电源供给根据前文中的讲解进行连接即可实现，STM32MP1 微处理器之电源篇就写到这里为止了，文中有翻译不准确或有误的地方，可以在论坛中提出以便修改，出现歧义的地方请参考官方文档。STM32MP1 处理器其它外设部分的电源供给会在相应的外设部分进行讲解。

2020.09.03　　南风